УДК 004.274

А.А. БАРКАЛОВ¹, Р.В. МАЛЬЧЕВА², К.А. СОЛДАТОВ²

¹ University of Zielona Gora, Poland

РЕАЛИЗАЦИЯ НА ПЛИС АВТОМАТА МУРА С КОДИРОВАНИЕМ НАБОРОВ МИКРООПЕРАЦИЙ

Предложен метод уменьшения числа макроячеек ПМЛ в схеме автомата Мура, ориентированный на ПЛИС типа CPLD, связанный с введением дополнительного блока преобразователя кодов. Метод основан на кодировании наборов микроопераций. Дан пример применения предложенного метода. Исследование эффективности предложенного метода на стандартных примерах показало, что в среднем число макроячеек ПМЛ уменьшается на 22% по сравнению с исходным МПА Мура. При этом быстродействие увеличивалось до 12% за счёт уменьшения числа уровней макроячеек в схеме формирования функций возбуждения памяти МПА.

Ключевые слова: автомат Мура, граф-схема алгоритма, псевдоэквивалентные состояния, встроенные блоки памяти, микрооперации.

Введение

Одним из путей реализации устройства управления является использованием модели микропрограммного автомата (МПА) Мура [1]. Существует большое число методов синтеза МПА Мура, ориентированных на различные элементные базисы [2, 3]. В настоящее время для реализации схем устройств управления широко используются программируемые логические интегральные (ПЛИС) [4] типа CPLD (Complex Programmable Logic Devices) [5, 6]. В основе CPLD находятся макроячейки программируемой матричной логики (ПМЛ), имеющие порядка восьми термов и один выход. Некоторые представители этого класса включат в свой состав встроенные блоки памяти (ВБП) [7]. Характерной чертой ВБП является их конфигурируемость, то есть изменяемость числа входов и выходов при сохранении постоянной ёмкости. В этот класс входят, например, микросхемы Delta 39K фирмы Cypress [7].

При реализации схемы МПА Мура на CPLD подобного класса возникают две задачи. Первая из них — уменьшение числа макроячеек ПМЛ в схеме формирования функций возбуждения памяти (СФИ). Одним из решением этой задачи является раздельная минимизация систем булевых функций [8], задающих блок СФВ. Второй подход основан на использовании классов псевдоэквивалентных состояний (ПЭС) МПА [9].

Вторая задача – уменьшение числа блоков ВБП в схеме формирования микроопераций (СМО). В настоящей работе предлагается метод решения этих

задач, основанный на методе кодирования наборов микроопераций. Предлагаемый метод основан на адаптации результатов [10] к особенностям базиса СРLD с ВБП.

Целью исследования является оптимизация схемы МПА Мура, основанная на кодировании наборов микроопераций.

Задачей исследования является разработка метода синтеза МПА Мура, позволяющего уменьшить число макроячеек ПМЛ в его логической схеме. При этом алгоритм управления представлен в виде графсхемы алгоритма (ГСА) [1].

1. Основные положения и идея предлагаемого метода

Пусть по ГСА Г построена прямая структурная таблица (ПСТ) со столбцами [3]: a_m , $K(a_m)$, a_s , $K(a_s)$, X_h , Φ_h , h. Здесь a_m – исходное состояние автомата, $a_m \in A$, где A – множество состояний МПА, |A| = M; $K(a_m)$ – код состояния $a_m \in A$ разрядности $R = \lceil \log_2 M \rceil$; a_s , $K(a_s)$ – соответственно состояние перехода и его код; X_h – конъюнкция некоторых элементов множества логических условий (ЛУ) $X = \{x_1,...,x_L\}$ (или их отрицаний), определяющая переход из $a_m \in A$ в $a_s \in A$; Φ_h – набор функций возбуждения триггеров регистра состояний (Рг) автомата, принимающих единичные значения для переключения регистра из $K(a_m)$ в $K(a_s)$, $\Phi \subseteq \Phi = \{D_1,...,D_R\}$; $h = \overline{1,H}$ – номер перехода.

²Донецкий национальный технический университет, Украина

Для кодирования состояний $a_m \in A$ используются внутренние переменные, образующие множество $T = \{T_1, ..., T_R\}$. В столбце a_m ПСТ записывается набор микроопераций $Y(a_m)$, формируемый в состоянии $a_m \in A$. При этом $Y(a_m) \subseteq Y$, где $Y = \{y_1, ..., y_N\}$ — множество микроопераций (MO).

Эта таблица является основой для формирования систем функций

$$\Phi = \Phi(T, X) \,, \tag{1}$$

$$Y = Y(T). (2)$$

Функции (1) – (2) задают схему МПА Мура, структура которой приведена на рис. 1. Условимся обозначать такой МПА символом U_1 .

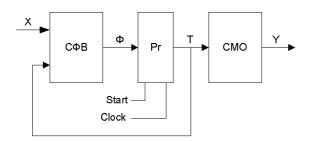


Рис. 1. Структурная схема МПА Мура U_1

В МПА U_1 схема формирования функций возбуждения (СФВ) реализует систему (1), а схема формирования микроопераций (СМО) – систему (2). По сигналу Start=1 в регистр Pr записывается нулевой код, что соответствует начальному состоянию МПА. Переключение регистра (смена состояний МПА) происходит по фронту импульса синхронизации Clock. Как правило, регистр Pr имеет информационные входы типа D [3]. Поэтому множество Ф было определено как $\{D_1,...,D_R\}$.

Недостатком автомата U_1 является значительное число термов (H), реализуемых схемой СФВ. Как правило, параметр H значительно превосходит число термов H_0 в системе (1) для эквивалентного автомата Мили [1]. Сокращение параметра H возможно за счёт оптимального кодирования состояний или введения преобразователя кодов [3]. В первом случае нет гарантии достижения величины H_0 , а во втором — некоторые ресурсы кристалла потребляются схемой преобразователя. В настоящей работе предлагается метод, гарантирующий уменьшение числа термов в системе (1) до H_0 без введения преобразователя.

Предлагаемый метод учитывает тот факт, что для реализации схемы СМО используются блоки ВБП.

Одной из особенностей МПА Мура является наличие псевдоэквивалентных состояний [9], то есть состояний с одинаковыми переходами под воздей-

ствием одинаковых входных сигналов. Такие состояния соответствуют операторным вершинам [1] алгоритма управления, выходы которых связаны со входом одной и той же вершины алгоритма.

Пусть $\Pi_A = \{B_1,...,B_I\}$ - разбиение множества A на классы псевдоэквивалентных состояний. Закодируем классы $B_i \in \Pi_A$ двоичными кодами $K(B_i)$ разрядности

$$R_{\mathbf{R}} = \lceil \log_2 \mathbf{I} \rceil,\tag{3}$$

Пусть исходная ГСА Γ включает Q попарно различных наборов микроопераций (НМО) $Y_q \subseteq Y$. Закодируем набор Y_q двоичным кодом $K(Y_q)$ разрядности

$$R_{Y} = \lceil \log_2 Q \rceil. \tag{4}$$

Пусть $E_1 = \{b_1,...,b_D\}$ — множество операторных вершин исходной ГСА Г. Зададим соотношение α на множестве E_1

$$b_i \alpha b_i \leftrightarrow Y(b_i) = Y(b_i),$$
 (5)

где $Y(b_i), Y(b_j) \subseteq Y$ — HMO, записанные соответственно в вершинах b_i и b_j ($i,j \in \{1,..,D\}$). Отношение α симметрично, рефлексивно, транзитивно и, следовательно, является отношением эквивалентности [10]. Отношение α определяет разбиение $\Pi_{\alpha} = \{C_1,...,C_n\}$ на множестве E_1 . Пусть $G = max(|C_1|,...,|C_n|)$, закодируем каждую вершину $b_q \in C_j$ двоичным кодов $K(b_q)$ разрядности

$$R_{\alpha} = \lceil \log_2 G \rceil \tag{6}$$

и используем переменные $z_r \in Z_1$ для такого кодирования, где $\left|Z_1\right| = R_\alpha$. Тогда код состояния $a_m \in A$ можно представить в следующем виде:

$$K(a_m) = K(Y_q) * K(b_q), \qquad (7)$$

где $b_q \in E_1$ — операторная вершина, отмеченная состоянием $a_m \in A$, $Y_q = Y(b_q)$, * — знак конкатенации.

Построим систему функций

$$B = B(A) \tag{8}$$

задающую зависимость классов $B_i \in \Pi_A$ от состояний $a_m \in A$. При этом каждая функция $B_i \in B$ представляется в виде

$$B_{i} = \bigvee_{i=1}^{I} C_{im} A_{m} (i = 1, ..., I), \qquad (9)$$

где $\, {\rm C}_{im} \, - \,$ булевская переменная, равная единице, если и только если, $\, a_m \in B_i \, .$

На рис. 2 представлена предлагаемая структурная схема МПА Мура U_2 , основанная на кодировании наборов МО и преобразовании кодов (7) в коды $K(B_i)$.

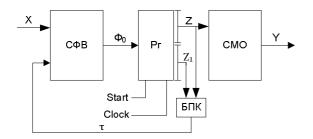


Рис. 2. Структурная схема МПА Мура U₂

В МПА U_2 схема СФВ реализует систему функций возбуждения памяти

$$\Phi_0 = \Phi_0(\tau, X). \tag{10}$$

Система (10) включает $R_B + R_\alpha$ функций, каждая из которых управляет соответствующим D-триггером регистра Pr.

Блок СМО реализуется на блоках ВБП, имеющих S входов и t выходов. Параметр $S=R_Y$, а параметр $t \in \{1,2,4,9,18\}$ [7].

Блок преобразователя кодов (БПК) используется для преобразований кодов (7) в коды классов $B_i \in \Pi_A$.

Схема БПК реализуется на макроячейках ПМЛ. Блоки СМО и БПК реализуют, соответственно, следующие системы функций:

$$Y = Y(Z), (11)$$

$$\tau = \tau(Z, Z_1) \,. \tag{12}$$

Основными достоинствами предлагаемого метода являются:

- 1. Гарантированное уменьшение числа термов, реализуемых блоков СФВ, до H_0 . Это позволяет уменьшить число макроячеек ПМЛ по сравнению с МПА U_1 .
 - 2. При выполнении условия

$$R_{Y} < R_{A} \tag{13}$$

число блоков ВБП в схеме СМО будет меньше, чем в МПА $\mathrm{U}_1.$

3. Коды классов МО не зависят от кодов состояний. Поэтому метод применим и для случая реализации схемы СМО на макроячейках ПМЛ. В этом случае кодирование НМО производится так, чтобы уменьшить аппаратурные затраты в блоке СМО.

Недостатком предлагаемого метода является наличие блока БПК, потребляющего некоторые ресурсы кристалла.

Очевидно, что применение модели U_2 имеет смысл, если суммарная экономия в блоках СФВ и СМО будет больше, чем аппаратурные затраты в блоке БПК. Как показали наши исследования, автомат U_2 практически всегда более экономичен, чем автомат U_1 .

2. Метод синтеза МПА Мура с кодированием наборов микроопераций

В данной работе предлагается метод синтеза МПА Мура U_2 по ГСА Γ , включающий следующие этапы:

- 1. Отметка ГСА Γ и формирование множества состояний A.
- 2. Разбиение множества A на классы псевдоэквивалентных состояний.
- 3. Кодирование наборов микроопераций $Y_q \subseteq Y$.
- 4. Формирование разбиения Π_{α} и кодирование операторных вершин $b_q \in E_1$. Определение кодов состояний.
 - 5. Кодирование классов $B_i \in \Pi_A$.
- 6. Построение преобразованной ПСТ автомата U_2 .
- 7. Формирование системы (12) по таблице БПК.
 - 8. Реализация схемы МПА на CPLD.

Первый этап выполняется по известной методике [1], когда каждая вершина $b_q \in E_1$ отмечается отдельным состоянием. При этом начальная и конечные вершины отмечаются начальным состоянием $a_1 \in A$. Второй этап выполняется тривиальным образом, используя определение псевдоэквивалентных состояний [9].

При реализации системы (11) на ВБП результат кодирования НМО не влияет на сложность схемы СМО. Поэтому это кодирование также выполняется тривиально. При использовании ячеек ПМЛ для реализации схемы СМО необходимо уменьшать число термов в системе (11). Однако в этой статье эта задача не рассматривается.

Четвертый этап выполняется на основе выражения (5). При этом коды операторных вершин назначаются с учетом неопределенностей. Коды состояний $a_m \in A$ определяются на основе формулы (7).

Классы $B_i \in \Pi_A$ кодируются так, чтобы уменьшить число термов в системе (12). Этот этап сводится к известной задаче символьного кодирования [3]. Для оптимизации системы (12) возможна перекодировка операторных вершин.

Преобразованная ПСТ автомата U_2 имеет столбцы B_i , $K(B_i)$, a_s , $K(a_s)$, X_h , Φ_h , h. Здесь $\Phi_h \subseteq \Phi_0$ — набор функций возбуждения памяти, принимающих единичное значение для формирования в Рг кода $K(a_s)$; $h=\overline{1,H_0}$ — номер перехода.

Эта таблица строится на основе системы обобщенных формул перехода [11].

Таблица блока БПК включает столбцы a_m , $K(a_m)$, B_i , $K(B_i)$, τ_m , m. Здесь $\tau_m \subseteq \tau$ — переменные, принимающие единичные значения в коде $K(B_i)$ из m-й строки таблицы, $m=\overline{1,M}$.

Последний этап сводится к разработке VHDL-модели МПА, а также к использованию стандартных САПР [5-7] для синтеза схемы на СРLD. Этот этап в данной статье не рассматривается.

3. Пример применения предложенного метода

Пусть символ $U_i(\Gamma_j)$ означает, что ГСА Γ_j интерпретируется, используя модель U_i (i=1,2). Рас-

смотрим пример синтеза автомата Мура $U_2(\Gamma_1)$, где Γ CA Γ_1 представлена на рис. 3.

Как следует из ГСА Γ_1 множество $A=\{a_1,...,a_8\}$, M=8 и $R_A=3$. В данном случае $\Pi_A=\{B_1,...,B_4\}$, где $B_1=\{a_1\}$, $B_2=\{a_2,a_3,a_4\}$, $B_3=\{a_5,a_6\}$, $B_4=\{a_7,a_8\}$. Итак, I=4 , $R_B=2$, $\tau=\{\tau_1,\tau_2\}$. В операторных вершинах ГСА Γ_1 находится 5 различных наборов микроопераций: $Y_1=\varnothing$, $Y_2=\{y_1,y_2\}$, $Y_3=\{y_3\}$, $Y_4=\{y_4\}$, $Y_5=\{y_1,y_3\}$. Для их кодирования достаточно $R_Y=3$ переменных и $Z=\{z_1,z_2,z_3\}$.

Закодируем наборы $Y_q \subseteq Y$ тривиальным образом $K(Y_1)$ =000, ..., $K(Y_5)$ =100. Теперь блок СМО задаётся табл. 1.

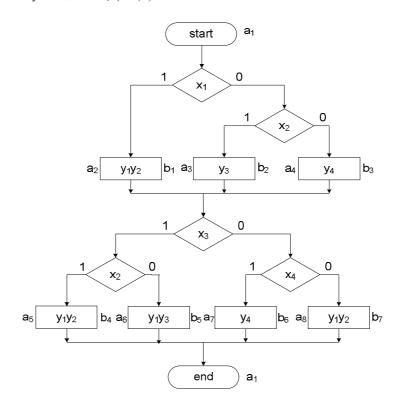


Рис. 3. Исходная ГСА Γ_1

Таблица 1 Содержимое ВБП схемы СМО

Адрес	Микрооперации
$z_1 z_2 z_3$	y ₁ y ₂ y ₃ y ₄
0 0 0	0 0 0 0
0 0 1	1 1 0 0
0 1 0	0 0 1 0
0 1 1	0 0 0 1
1 0 0	1 0 1 0

Найдем разбиение Π_{α} , которое в нашем примере включает 4 класса: $C_1 = \{b_1, b_4, b_7\}$, $C_2 = \{b_2\}$,

 $C_3=\{b_3,b_6\},\quad C_4=\{b_5\}.$ Очевидно, $G=3,\quad R_\alpha=2$, $r_1=\{z_4,z_5\},$ то есть мы присваиваем сквозную нумерацию элементам объединения множеств Z и $r_1.$

В нашем случае система (8) имеет следующий вид:

$$B_1=A_1; B_2=A_2\lor A_3\lor A_4;$$
 $B_3=A_5\lor A_5;$
 $B_4=A_7\lor A_8.$
(14)

Закодируем операторные вершины $b_q \in E_1$ так, чтобы коды состояний (7) определялись из рис. 4.

$z_1z_2z_3$ z_4z_5	000	001	011	010	110	111	101	100
00	a_1	*	a_4	a_2	*	a_3	*	*
01	*	*	*	a_5	a_6	*	*	*
11	*	*	*	*	*	*	*	*
10	*	*	a_8	a_7	*	*	*	*

Рис. 4. Коды состояний МПА $U_2(\Gamma_1)$

Из карты Карно (рис. 4) следует, что:

$$B_{1} = \overline{z_{2}}; B_{2} = z_{2}\overline{z_{4}}\overline{z_{5}}; B_{3} = \overline{z_{5}}; B_{4} = z_{4}.$$
(15)

Закодируем классы $B_i \in \Pi_A$ следующим образом: $K(B_1)$ =01, $K(B_2)$ =00, $K(B_3)$ =10, $K(B_4)$ =11. Из этих кодов получаем следующую систему уравнений, определяющую блок БПК:

$$\tau_1 = B_3 \lor B_4 = z_5 \lor z_4;$$

$$\tau_2 = B_1 \lor B_4 = \overline{z_2} \lor z_4.$$
(16)

Построим систему обобщенных формул перехода из ГСА Γ_1 :

$$B_{1} \rightarrow x_{1}a_{2} \vee \overline{x_{1}}x_{2}a_{3} \vee \overline{x_{1}}\overline{x_{2}}a_{4};$$

$$B_{2} \rightarrow x_{3}x_{2}a_{5} \vee x_{3}\overline{x_{2}}a_{6} \vee \overline{x_{3}}x_{4}a_{7} \vee \overline{x_{3}}\overline{x_{4}}a_{8};$$

$$B_{3} \rightarrow a_{2}; B_{4} \rightarrow a_{1}.$$

$$(17)$$

Используя систему (17) и коды состояний из рис. 4, построим преобразованную ПСТ автомата $U_2(\Gamma_1)$, имеющую H_0 =9 строк (табл. 2).

 $\label{eq: Taблицa 2} \ensuremath{\Pi peoбpaзoвaнная} \ensuremath{\Pi CT} \ensuremath{abtomath{matha}} \ensuremath{U_2} \ensuremath{(\Gamma_1)}$

\mathbf{B}_{i}	K(B _i)	a_{s}	K(a _s)	X_h	Φ_{h}	h
B_1	01	a_2	01000	\mathbf{x}_1	D_2	1
		a_3	11100	$\overline{x_1}x_2$	$D_1D_2D_3$	2
		a_4	01100	$\overline{x_1}\overline{x_2}$	D_2D_3	3
B_2	00	a_5	01001	x_3x_2	D_2D_5	4
		a_6	11001	$x_3\overline{x_2}$	$D_1D_2D_5$	5
		a ₇	01010	$\overline{x_3}x_4$	D_2D_4	6
		a_8	01110	$\overline{x_3}\overline{x_4}$	$D_2D_3D_4$	7
B_3	10	a_2	01000	1	D_2	8
B_4	11	a_1	00000	1	-	9

Преобразованная ПСТ является основой для формирования системы (10).

Например, из табл. 2 можно получить следующее уравнение:

$$D_1 = \tau_1 \tau_2 x_1 x_2 \vee \tau_1 \tau_2 x_3 x_2. \tag{18}$$

Итак, все системы функций получены и дальнейшая реализация сводится к использованию стандартных САПР.

Заключение

Предложенный в работе метод кодирования наборов микроопераций автомата Мура ориентирован на уменьшение числа макроячеек при реализации схемы на CPLD.

При использовании в CPLD встроенных блоков памяти, метод позволяет уменьшить и их число в схеме МПА.

Предложенный метод связан с введением дополнительного блока преобразователя кодов. Однако при этом число термов в системе возбуждения памяти МПА Мура гарантировано равно минимально возможному значению. Это значение определяется числом переходов эквивалентного автомата Мили. Отметим, что для уменьшения числа макроячеек в схеме преобразователя кодов необходимо разработать метод кодирования наборов микроопераций.

Исследование эффективности предложенного метода на стандартных примерах [11] показало, что в среднем число макроячеек ПМЛ уменьшается на 22% по сравнению с исходным МПА Мура. При этом быстродействие увеличивалось до 12% за счёт уменьшения числа уровней макроячеек в схеме формирования функций возбуждения памяти МПА.

Научная новизна предложенного метода заключается в использовании особенностей автомата Мура (наличие классов псевдоэквивалентных состояний) для уменьшения числа макроячеек ПЛИС в схеме МПА.

Практическая значимость метода заключается в уменьшении площади кристалла, занимаемой комбинационной схемой МПА, что позволяет получить схемы, которые обладают меньшей стоимостью, чем известные из литературы аналоги.

Дальнейшие направления работы связаны с исследованием возможности применения предложенного метода для случая реализации устройства управления в базисе FPGA.

Литература

1. Baranov, S. Logic and System Design of Digital Systems [Text] / S. Baranov. – Tallin: TUT Press, 2008. – 328 p.

- 2. Соловьев, В.В. Проектирование цифровых систем на основе программируемых логических интегральных схем [Текст] / В.В. Соловьев. М.: Горячая линия-Телеком, 2001. 636 с.
- 3. Barkalov, A. Logic Synthesis for FSM-based Control Units [Text] / A. Barkalov, L. Titarenko. Berlin: Springer, 2009. 233 p.
- 4. Грушницкий, Р.И. Проектирование систем с использованием микросхем программируемой логики [Текст] / Р.И. Грушницкий, А.Х. Мурзаев, Е.П. Угрюмов. СПб.: БХВ-Петербург, 2002. 608 с.
- 5. FPGA, CPLD, and ASIC from Altera [Electronic resource]. Url: http://www.altera.com. 23.02.2012.
- 6. FPGA and CPLD Solutions from Xilinx, Inc. [Electronic resource]. Url: http://www.xilinx.com.
- 7. Cypress Semiconductor [Electronic resource]. Url: http://www.cypress.com. 23.02.2012.

- 8. DeMicheli, G. Synthesis and Optimization of Digital Circuits [Text] / G. DeMicheli. N.Y.: McGraw-Hill Higher Education, 1994. 636 p.
- 9. Баркалов, А.А. Принципы оптимизации логической схемы микропрограммного автомата Мура [Текст] / А.А. Баркалов // Кибернетика и системный анализ. 1998. № 1. С. 65 72.
- 10. Баркалов, А.А. Матричная реализация автомата Мура с кодированием наборов микроопераций [Текст] / А.А. Баркалов, Р.В. Мальчева, К.А. Солдатов // Наукові праці Донецького національного технічного університету. Серія «Проблеми моделювання та автоматизації проектування» (МАП-2010). Донецьк: ДонНТУ. 2010. № 8 (168). С. 133—143.
- 11. Yang, S. Logic Synthesis and Optimization Benchmarks user guide. Technical report [Text] / S. Yang. IWLS-UG-Saryang-Microelectronics center of North Carolina. 1991. 45 p.

Поступила в редакцию 12.03.2012

Рецензент: д-р техн. наук, проф., зав. кафедры АСУ Ю.А. Скобцов, Донецкий национальный технический университет, Донецк, Украина.

РЕАЛІЗАЦІЯ НА ПЛІС АВТОМАТА МУРА З КОДУВАННЯМ НАБІРІВ МІКРООПЕРАЦІЙ

О.О. Баркалов, Р.В. Мальчева, К.А. Солдатов

Запропоновано метод зменшення числа макрокомірок ПМЛ в схемі автомата Мура, орієнтований на ПЛІС типу СРLD, пов'язаний з введенням додаткового блоку перетворювача кодів. Метод заснований на кодуванні наборів мікрооперацій. Освітлено приклад застосування запропонованого методу. Дослідження ефективності запропонованого методу на стандартних прикладах показало, що в середньому число макрокомірок ПМЛ зменшується на 22% порівняно з вихідним МПА Мура. При цьому швидкодія збільшувалася до 12% за рахунок зменшення числа рівнів макрокомірок у схемі формування функцій збудження пам'яті МПА.

Ключові слова: автомат Мура, граф-схема алгоритму, псевдоеквівалентні стани, вбудовані блоки пам'яті, мікрооперації.

IMPLEMENTATION OF MOORE FSM WITH ENCODING OF COLLECTIONS OF MICROOPERATIONS WITH CPLD

A.A. Barkalov, R.V. Malcheva, K.A. Soldatov

An approach of decreasing of targeting the number of PAL macrocells in logic circuit of Moore FSM implemented with CPLD is proposed. Approach is based with implementation of ad additional transducer of block codes. The method is based on encoding of collections of microopeations. An example is given for application of the proposed method. Investigation of the effectiveness of the proposed method with standard samples showed that the average number of PAL macrocells is reduced by 22% compared with the original Moore FSM. At the same time the speed was increased to 12% by reducing the number of levels of macrocells in the circuit forming the excitation functions of the memory of FSM.

Key words: Moore finite state machine, graph-scheme of algorithm, pseudoequivalent states, embedded memory blocks, microoperations.

Баркалов Александр Александрович – д-р техн. наук, профессор, Зеленогурский университет, Зелена Гура, Польша.

Мальчева Раиса Викторовна – канд. техн. наук, доцент, доцент кафедры компьютерной инженерии Донецкого национального технического университета, Донецк, Украина.

Солдатов Кирилл Альбертович – аспирант кафедры компьютерной инженерии Донецкого национального технического университета, Донецк, Украина.