

УДК 621.192

Н.П. БЛАГОДАРНЫЙ

*Национальный аэрокосмический университет им. Н.Е. Жуковского «ХАИ», Украина***РЕШЕНИЕ ЗАДАЧИ ИСПОЛЬЗОВАНИЯ РЕЗЕРВНЫХ ПРОЦЕССОРНЫХ МОДУЛЕЙ ОТКАЗОУСТОЙЧИВЫХ МАТРИЧНЫХ СПЕЦПРОЦЕССОРОВ**

Предлагается решение задачи выбора резервных процессорных модулей в процессе обеспечения отказоустойчивости матричных спецпроцессоров на активных временных интервалах функционирования. Как критерий качества размещения резервных процессорных модулей используется усредненное число резервных процессорных модулей, приходящихся на каждый рабочий ПМ. Рекомендуются дисциплины выбора, позволяющие минимизировать мощность множества резервных процессорных модулей при заданной вероятности успешной реконфигурации МСП в условиях действия отказов и сбоев.

**Ключевые слова:** отказ, процессорные модули (резервные, рабочие, отказавшие), реконфигурация, отказоустойчивость.

**Введение**

Сбой в работе процессорного модуля (ПМ)  $V_{ij}$ ,  $V_{ij} \in V_u(t) \cup V_p(t)$ , где  $V_u(t)$  – множество рабочих ПМ матричного спецпроцессора (МСП),  $V_p(t)$  – множество резервных ПМ, возникает на 1-2 порядка чаще, чем отказ и переводит его в множество  $V_0(t)$  отказавших ПМ МСП [1]. Возможные дисциплины миграции ПМ  $V_{ij}$ ,  $V_{ij} \in V_u(t) \cup V_p(t)$ , под воздействием потока сбоев и восстановлений, приведены на рис. 1. При наступлении сбоя ПМ  $V_{ij}$  переходит из множества  $V_u(t) \cup V_p(t)$  в множество  $V_0(t)$ , а при его прекращении – из множества  $V_0(t)$  в множество  $V_p'(t)$  исправных, но не используемых по назначению ПМ. Возможные варианты последующего использования ПМ  $V_{ij}$  приведены на рис. 2, а – в. Первый вариант (рис. 2, а) заключается в том, что ПМ  $V_{ij}$  в процессе дальнейшего функционирования.

МСП на активном интервале остается невостребованным. При втором варианте (рис. 2, б) ПМ  $V_{ij}$  случайным образом назначается резервным ПМ к одному или нескольким используемым ПМ  $V_{ij}', V_{ij}' \in V_u(t)$ ,  $\Gamma_\pi(V_{ij}') \supset V_{ij}$ , где  $\Gamma_\pi(V_{ij}')$  – множество ПМ, которые могут быть использованы для замены отказавшего ПМ  $V_{ij}$  в процессе реконфигурации МСП. При третьем варианте (рис. 2, в) ПМ  $V_{ij}$  заменяет ПМ  $V_{lk}$ ,  $V_{lk} \in V_u(t)$ :  $V_{ij} \leftarrow V_{lk}$ , с последующим переводом ПМ  $V_{lk}$  в множество  $V_p(t)$  резервных ПМ.

Самовосстановление ПМ  $V_{ij}$  после сбоя делает возможным и эффективным его дальнейшее использование либо в составе множества  $V_u(t)$  (для обработки информации), либо в составе множества  $V_p(t)$  (для обеспечения безотказного функционирования МСП на активных временных интервалах ( $t_{Hi}$ ,  $t_{Oi}$ ),  $i=1,2,\dots,t_{Hi}$ ,  $t_{Oi}$  – моменты начала и окончания  $i$ -го активного интервала применения МСП по назначению).

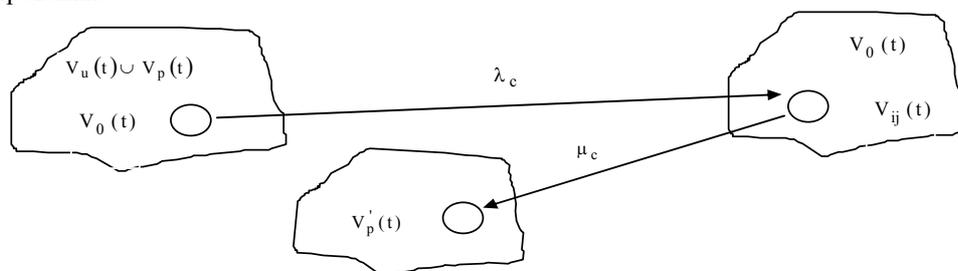
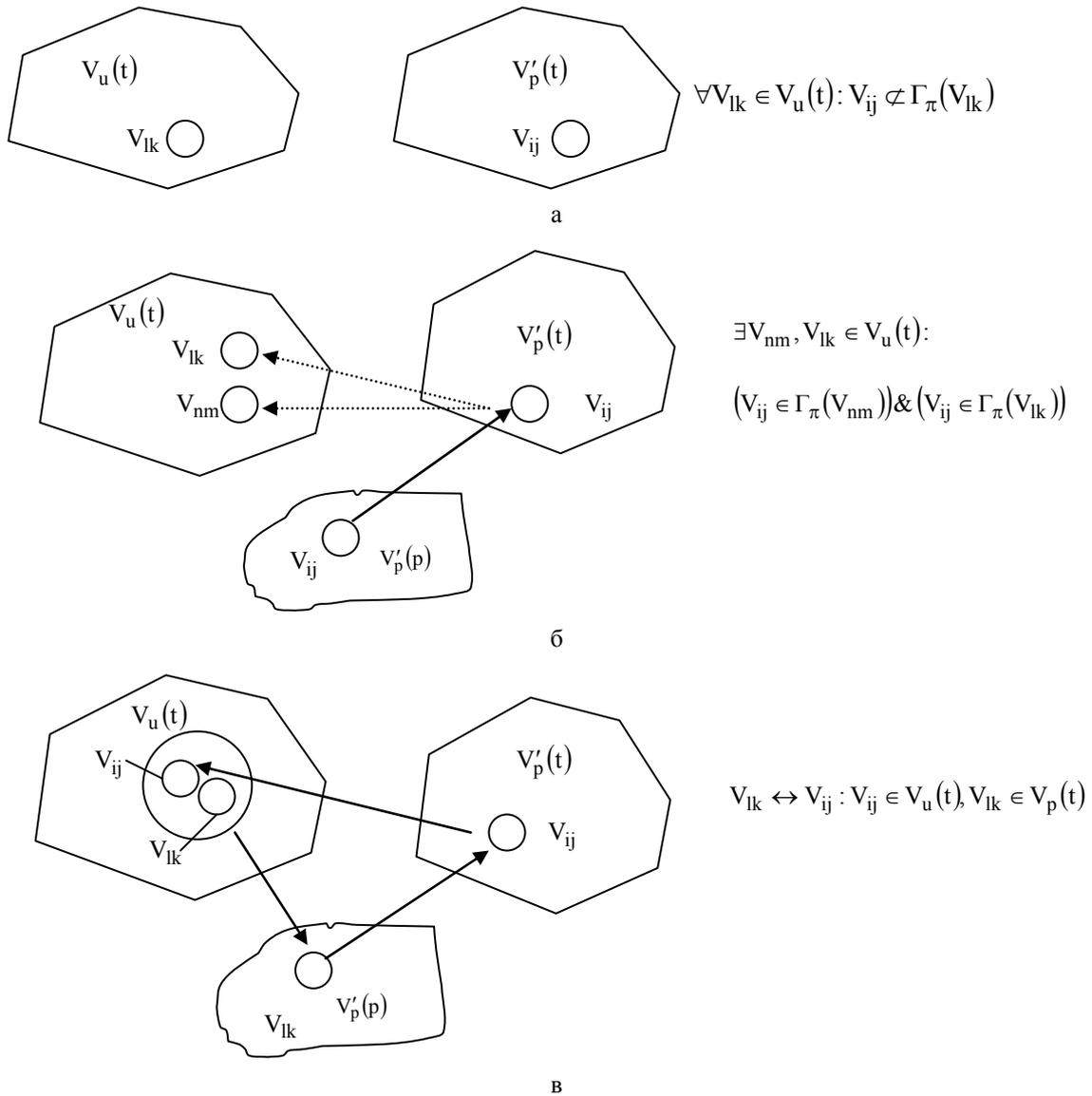


Рис. 1. Переходы ПМ  $V_{ij}$ ,  $V_{ij} \in V_u(t)$ , подверженного сбою

Рис. 2. Варианты использования ПМ  $V_{ij}$  после восстановления сбоя

## 1. Постановка задачи

Проведенний анализ показіває, что для повышения уровня отказоустойчивых МСП наиболее приемлемым подходами являются:

- использование второго и третьего вариантов (рис. 2, б – в) назначения восстановившихся после сбоев ПМ с целью оптимизации размещения резервных и рабочих ПМ на множестве исправных ПМ  $V/V_0(t)$  перед очередным активным интервалом применения МСП;

- определение порядка выбора резервного ПМ из множества  $V_p(t)$  резервных ПМ для замены ПМ из множества ПМ  $V_0(t)$ , отказавших к моменту времени  $t$  [1,3].

## 2. Решение задачи

Представим МСП в виде двудольного графа  $G[V_u(t), V_p(t)]$ , вершинами которого являются ПМ из множеств  $V_u(t)$  и  $V_p(t)$ , а связи – возможности замены ПМ из множества  $V_u(t)$  модулями из множества  $V_p(t)$  [7]. В качестве критерия качества размещения резервных ПМ на множестве  $V_u(t) \cup V_p(t)$  используем усредненное число  $\Gamma_s$  связей в графе  $G[V_u(t), V_p(t)]$  (рис. 3, а), приходящихся на каждый рабочий ПМ

$$\Gamma_s = \frac{\sum_{V_{ij} \in V_u(t)} |\Gamma_\pi(V_{ij})|}{|V_u(t)|}, \quad (1)$$

где  $\pi(V_{ij})$  – множество резервных ПМ, используемых для замены ПМ  $V_{ij}$ .

Рассмотрим пример графа  $G[V_u(t), V_p(t)]$  и его подграфов, порождаемых при разных дисциплинах замены ПМ  $V_{12}$  (рис.3, а–г).

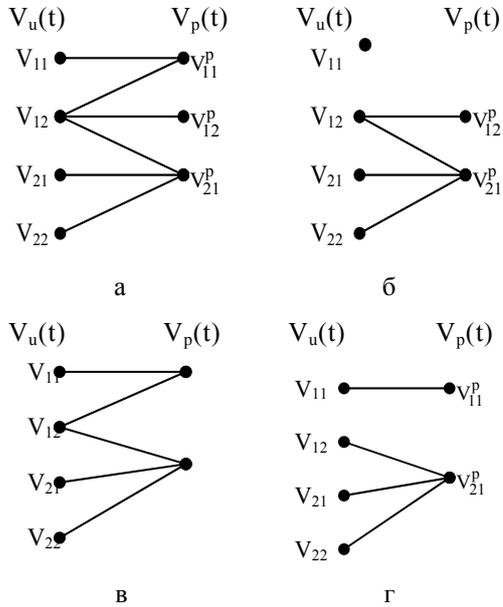


Рис. 3. Двудольные графы, описывающие МСП: а – до замены отказавшего ПМ  $V_{12}$ ; б, в, г – после замены отказавшего ПМ  $V_{12}$

Для исходного графа  $G_0[V_u(t), V_p(t)]$  (рис.3,а)  $\Gamma_S^{(0)} = 1,5$ .

При замене ПМ  $V_{12}$  модулем  $V_{12}^p$  образуется подграф  $G_2[V_u(t), V_p(t)]$ , для которого  $\Gamma_S^{(2)} = 1,25$ . При замене ПМ  $V_{12}$  модулем  $V_{11}^p$  или  $V_{21}^p$  образуются подграфы  $G_1[V_u(t), V_p(t)]$  и  $G_3[V_u(t), V_p(t)]$  (рис.3, б, г), для которых  $\Gamma_S^{(1)} = \Gamma_S^{(3)} = 1$ .

Переход от  $G[V_u(t), V_p(t)]$  к  $G_2[V_u(t), V_p(t)]$  (рис.3, в), предпочтительнее других переходов.

При замене  $V_{12} \rightarrow V_{12}^p$ ,  $\Gamma_S^{(2)} = 1,25$  и возможна замена в последующем отказавшего ПМ с вероятностью, равной единице. При замене  $V_{12} \rightarrow V_{11}^p$  (подграф  $G_1[V_u(t), V_p(t)]$ ),  $\Gamma_S^{(1)} = 1$  и возможна замена в последующем отказавшего

ПМ с вероятностью, равной 0,75. Для графа  $G_3[V_u(t), V_p(t)]$  (рис. 3, г) последующая замена отказавшего ПМ возможна с вероятностью, равной единице.

Исследуем поведение МСП, описываемых графами  $G_1[V_u(t), V_p(t)] - G_3[V_u(t), V_p(t)]$ , при наступлении отказа очередного (второго) ПМ  $V_{ij}$ ,  $V_{ij} \in V_u(t)$ .

На рис. 4,б-д приведены возможные подграфы, порождаемые графом  $G_1[V_u(t), V_p(t)]$  (рис. 4, а), обусловленные заменой ПМ  $V_{ij}$ ,  $V_{ij} \in V_u(t)$ , резервными ПМ  $V_{lk}$ ,  $V_{lk} \in V_p(t) = \{V_{21}^p, V_{12}^p\}$ , а на рис. 5,б-д и 6,б-в – подграфов  $G_2[V_u(t), V_p(t)]$ ,  $G_3[V_u(t), V_p(t)]$  (рис.5,а и 6,а, соответственно). В табл. 1 приведены значения вероятностей успешной реконфигурации при  $|V_0(t)|=1,2,3$ .

Из анализа табл. 1 следует, что наиболее целесообразным переходом при замене первого отказавшего ПМ является переход  $G[V_u(t), V_p(t)] \rightarrow G_2[V_u(t), V_p(t)]$ .

Из анализа графов  $G_1[V_u(t), V_p(t)]$ ,  $G_2[V_u(t), V_p(t)]$ ,  $G_3[V_u(t), V_p(t)]$  следует, что  $\Gamma_S^{(2)} > \Gamma_S^{(3)} = \Gamma_S^{(1)}$ .

Таким образом порождаемая последовательность подграфов

$$G[V_u(t), V_p(t)] \xrightarrow{t_1} G^{(1)}[V_u(t_1+0), V_p(t_1+0)] \xrightarrow{t_2} \dots \xrightarrow{t_i} G^{(i)}[V_u(t_i+0), V_p(t_i+0)]$$

должна выбираться из условия обеспечения минимального значения  $\Delta\Gamma_S^{(i)}$ ,  $\Delta\Gamma_S^{(i)} = \Gamma_S^{(i)} - \Gamma_S^{(i-1)}$  из множества возможных после возникновения  $i$ -го отказа в МСП (в момент времени  $t_i$ ). Выбор одного из подграфов  $G^{(i)}[V_u(t), V_p(t)]$  возможен лишь тогда, когда отказавший ПМ  $V_{ij}$ ,  $V_{ij} \in V_0(t_i+0)$  может быть заменен одним из нескольких резервных ПМ  $V_{lk}$ ,  $V_{lk} \in \pi(V_{ij}), |\pi(V_{ij})| > 1$ .

Так для графа

$$G[V_u(t_i+0), V_p(t_i+0)]$$

(рис. 3, а) такое событие наступает при отказе

ПМ  $V_{12}$ ,  $\Gamma_{\pi}(V_{12}) = \{V_{11}^p, V_{12}^p, V_{21}^p\}$ , минимальное значение  $\Delta\Gamma_s^{(1)}$  имеет место при переходе  $G[V_u(t), V_p(t)] \xrightarrow{t_1} G_2[V_u(t_1+0), V_p(t_1+0)]$ .

Для графа  $G_2^{(1)}[V_u(t), V_p(t)]$  существует альтернативный переход к графу

$$G_1^{(2)}[V_u(t_2+0), V_p(t_2+0)]$$

при отказе ПМ  $V_{12}$  (рис. 3, в).

Из подграфов  $G_1^{(2)}[V_u(t_2+0), V_p(t_2+0)]$ ,

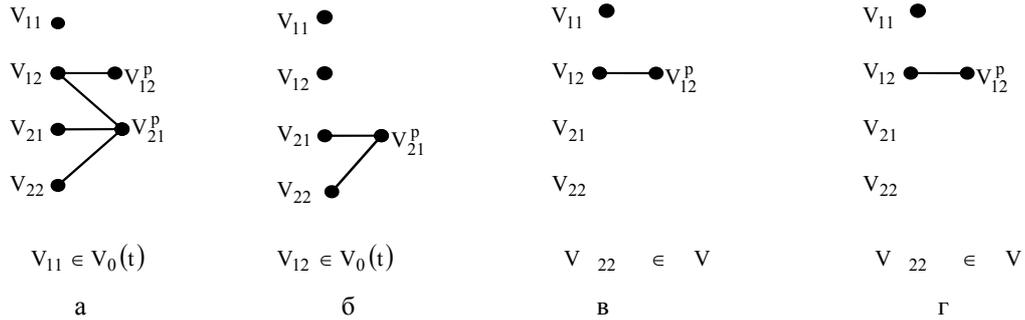


Рис. 4. Подграфы графа  $G_1[V_u(t), V_p(t)]$

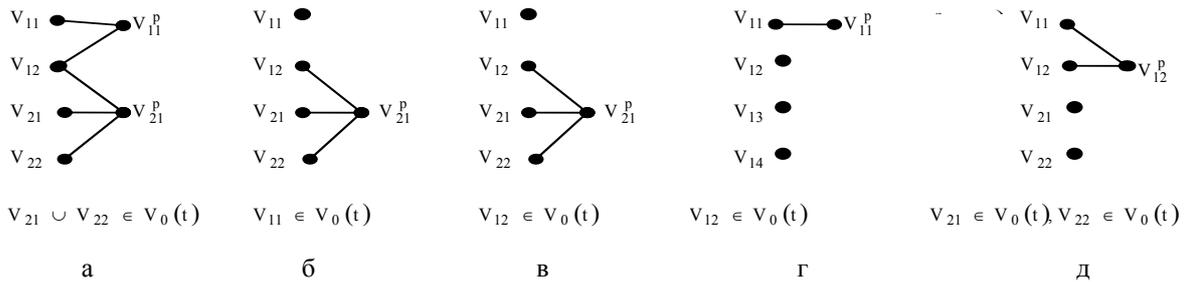


Рис. 5. Подграфы графа  $G_2[V_u(t), V_p(t)]$

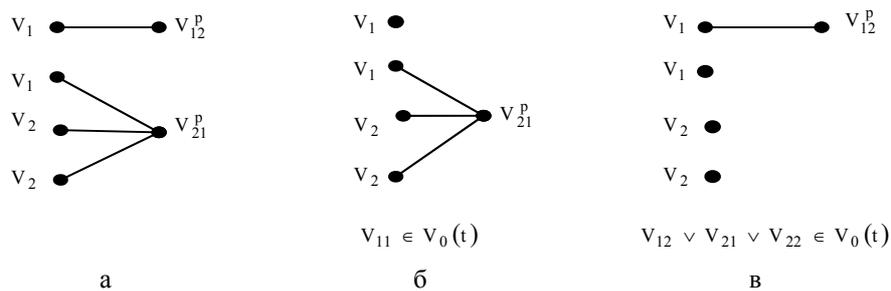


Рис. 6. Подграфы графа  $G_3[V_u(t), V_p(t)]$

Таблица 1

Значения  $P_p(t)$  при локальной реконфигурации

Номер отказа	Переход $G(\dots) \rightarrow G_1(\dots)$ , $\Gamma_s^{(1)}=1,5$	Переход $G(\dots) \rightarrow G_2(\dots)$ , $\Gamma_s^{(1)}=1,2,5$	Переход $G(\dots) \rightarrow G_3(\dots)$ , $\Gamma_s^{(1)}=1$
1	1	1	1
2	0,75	1	1
3	0,16	0,56	0,38

## Выводы

Алгоритм реконфигурации МСП в условиях воздействия отказов и сбоев ПМ должен предусматривать следующие этапы:

1. Перед активными интервалами применения МСП осуществлять переназначение исправных ПМ между множествами  $V_u(t)$  и  $V_p(t)$ . Мерой оптимальности размещения резервных ПМ целесообразно выбирать усредненное значение  $A_s$  числа связей в графе  $G[V_u(t), V_p(t)]$ .

2. Назначение приоритетов использования ПМ множества  $\Gamma_\pi(V_{ij})$  при замене ПМ  $V_{lk}, V_{lk} \in V_u(t_{H_i})$ . Наибольшим приоритетом должен обладать ПМ  $V_{SG}, V_{SG} \in \Gamma_\pi(V_{ij})$ , для которого значение  $\Delta\Gamma_s^{(i)}$  является минимальным, а наименьшим – ПМ  $V_{nm}, V_{nm} \in \Gamma_\pi(V_{ij})$ , для которого значение  $\Delta\Gamma_s^{(i)}$  является максимальным. Реализация такого алгоритма реконфигурации МСП на интервалах применения  $(t_{H_i}, t_{O_i})$ ,  $i=1,2,\dots$ , позволит за счет оптимального размещения и использования резервных ПМ уменьшать требования к мощности множества  $V_p(t_{H_i})$ , а, следовательно, увеличивать мощность множества рабочих ПМ  $V_u(t_{H_i})$  при заданном значении  $P_p(t)$ .

## Литература

1. Кун С. Матричные процессоры на СБИС / С. Кун. [Пер. с англ]. – М.: Мир, 1993. – 672 с.
2. Харченко В.С. Методы и алгоритмы реконфигурации систолических матричных систем с фиксированной размерностью и деградацией структуры / В.С. Харченко, В.Г. Литвиненко, В.А. Краснобаев // Кибернетика и системный анализ. - 1992. - № 4. - С. 72-79.
3. Харченко В.С. О реконфигурационной пригодности цифровых систем / В.С. Харченко, Н.П. Благодарный // Электронное моделирование. - 1998. - № 6. - С. 81-93.
4. Благодарный М. П. Композиція реконфігурації, динамічного синтезу та реактивації у відказостійких процесорних середовищах реального часу / М.П. Благодарный // Ракетно-космічна техніка. – Х., ХВУ, 1999. - Вип. 1. - С. 46-48.
5. Kharchenko V.S. A Reconfigurability of Fault-Tolerant Systems: the Measures, Algorithms and Modeling Technique. / V.S. Kharchenko, V.V. Gostishchev, N.P. Blagodarny, V.A. Melnikov // Успехи современной радиоэлектроники. – 2002. - № 5. – С. 62-72.
6. Назначение рабочих модулей матричных спецпроцессоров реального времени / Н.П. Благодарный, Ю.М. Зигангирова // Системы обработки информации. – 2002. – Вип. 5 (21). – С. 298-300.
7. Благодарный Н.П. Модели запасов отказоустойчивости VLSI-архитектур с циклическим режимом функционирования / Н.Ф. Сидоренко, Н.П. Благодарный // Радіоелектронні і комп'ютерні системи. - 2007. - №8 (27). - С. 78-81.

Поступила в редакцию 9.01.2009

**Рецензент:** д-р техн. наук, проф., заместитель начальника университета по учебной работе Ю.В. Стасев, Харьковский университет Воздушных Сил им. И. Кожедуба, Харьков, Украина.

### РОЗВ'ЯЗАННЯ ЗАДАЧІ ВИКОРИСТАННЯ РЕЗЕРВНИХ ПРОЦЕСОРНИХ МОДУЛІВ ВІДКАЗОСТІЙКИХ МАТРИЧНИХ СПЕЦПРОЦЕСОРІВ

*М.П. Благодарный*

Пропонується розв'язок задачі вибору резервних процесорних модулів у процесі забезпечення відмовостійкості матричних спецпроцесорів (МСП) на активних часових інтервалах функціонування. Як критерій якості розміщення резервних процесорних модулів використовується чередована кількість резервних процесорних модулів, що приходить на кожний робочий ПМ. Рекомендована дисципліна вибору резервних модулів дозволяє мінімізувати потужність множини резервних процесорних модулів при заданій ймовірності успішної реконфігурації МСП за умови дії відказів та збоїв.

**Ключові слова:** відмова, процесорні модулі (резервні, робочі, несправні), реконфігурація, відмовостійкість.

### SOLUTION TO SPARE PROCESSOR MODULES OF FAULT-TOLERANT MATRIX SPECIAL-PURPOSE PROCESSORS USAGE PROBLEM

*N.P. Blagodarny*

A solution for choice of spare processor modules while providing fault tolerance of matrix special-purpose processors (MSP) on active temporary intervals of functioning is suggested. As a criterion of placing spare processor modules the average number of spare processor modules per every working processor module is used. The recommended choice mode permits to minimize the capacity of multitude of spare processor modules with the given probability of successful reconfiguration of MSP in conditions of failure or outage.

**Key words:** failure, processor modules (spare, work, failed), reconfiguration, fault tolerance.

**Благодарный Николай Петрович** – канд. техн. наук, доцент, доцент кафедры мехатроники НАКУ им. Н.Е. Жуковского «ХАИ», Харьков, Украина, e-mail: blag53@mail.ru.