

УДК 621.192

Н. П. БЛАГОДАРНЫЙ*Национальный аэрокосмический университет им. Н. Е. Жуковского «ХАИ»***МОДЕЛИ ДЕГРАДАЦИИ И РЕДЕГРАДАЦИИ МАТРИЧНЫХ СПЕЦПРОЦЕССОРОВ РЕАЛЬНОГО ВРЕМЕНИ**

Предлагается решение задачи обеспечения отказоустойчивости матричных спецпроцессоров реального времени с циклическими режимами функционирования в условиях накопления отказов, изменения интенсивности потока отказов процессорных модулей и изменения требований к уровню отказоустойчивости. Определяются понятия деградации и редуградации матричных спецпроцессоров. Разрабатывается алгоритм назначения деградации (редуградации) матричных процессоров и определения необходимого числа ее шагов. Обоснована целесообразность циклического использования физических процессорных сред фиксированной размерности для реализации логических процессорных сред большей размерности с целью решения задач обеспечения отказоустойчивости матричных спецпроцессоров.

Ключевые слова: отказ, сбой, процессорный модуль, деградация, редуградация.

Введение

Высокоинтегрированные матричные спецпроцессоры (МСП) реального времени (РВ) широко используются в системах управления и обработки сигналов (изображений) [1, 2]. В общем случае они представляют собой совокупность из n^2 процессорных модулей (ПМ) (>4), регулярно соединенных между собой [2 - 4]. Каждый ПМ содержит в своем составе входные коммутаторы K_1, K_2 , выходные коммутаторы K_3, K_4 , процессорный элемент (ПЭ) и схему управления (СУ) [3, 4]. Элементы ПМ ($K_1 \div K_4$, ПЭ, СУ) в процессе использования МСП по назначению подвергаются воздействию потоков отказов, сбоев и восстановлений [5, 6] на активных временных интервалах интервалах ($t_{нi}, t_{оi}$, где $t_{нi}, t_{оi}$ – моменты начала и окончания i -го активного временного интервала) применения МСП РВ по назначению.

По мере накопления отказов ПМ в процессе функционирования МСП реального времени на активных временных интервалах условие (неравенство) $\gamma_T(t_{H_i}) \geq \gamma_{\min}(t_{H_i})$ достаточности текущего запаса реконфигурируемости $\gamma_T(t_{H_i})$ по отношению к минимальному запасу $\gamma_{\min}(t_{H_i})$ реконфигурируемости перед каждым активным временным интервалом перестает выполняться [4, 5]. Обеспечение требуемого уровня отказоустойчивости МСП РВ на активных временных интервалах при этом достигается путем перевода части исправных ПМ из множества $V_u(t_{H_i})$ исправных процессорных модулей (ПМ) МСП во множество резерв-

ных ПМ $V_p(t_{H_i})$ перед началом очередного (i -го, $i=1,2,\dots$) активного временного интервала. Уменьшение мощности множества $V_u(t_{H_i})$ ведет к невозможности осуществления изоморфного отображения комплекса реализуемых алгоритмов (логической процессорной среды (ЛПС) $G_L(V, E)$, где V – множество логических ПМ, E – множество логических связей между логическими ПМ) на физическую ПС (МСП) $G_\Phi(V_u(t), E_u(t))$ [1]. Наоборот, избыточный объем резервных ПМ процессорных модулей, имеющий место при снижении интенсивности потоков отказов ПМ или требований к уровню отказоустойчивости) целесообразно использовать для повышения производительности МСП РВ (увеличения мощности логической ПС) при обеспечении требуемого уровня отказоустойчивости.

В известных публикациях [1-9] эти обстоятельства обеспечения отказоустойчивости МСП РВ не рассматривались. Не исследовалось влияние деградационных и редуградационных процессов на обеспечение отказоустойчивости МСП на активных временных интервалах функционирования.

1. Постановка задачи исследования

Реализация логической ПС (ЛПС)

$$G_L(V^L, E^L),$$

в общем случае, осуществляется закреплением за физическими ПМ $V_{ij}, V_{ij} \in V_u(t_{H_i})$ соответствующих логических ПМ $V_{ij}^L, V_{ij}^L \in V_u^L(t_{H_i})$, т. е. в реа-

лизации изоморфного отображения $Z_{лф}$

$$Z_{лф} : V^л \rightarrow V_u^\phi(t_{H_i}). \quad (1)$$

Кроме того, схема межсоединений физической ПС $G_\phi[V_u(t_{H_i}), E_u(t_{H_i})]$ должна повторять схему межсоединений логической ПС $G_л[V^л, E^л]$.

Накопление отказов в физической ПС обуславливает необходимость уменьшения числа столбцов и строк матрицы процессорных модулей МСП РВ. Поэтому изоморфное отображение ЛПС на ФПС возможно при соответствующих изменениях ЛПС $G_л(V^л, E^л)$.

Наоборот, восстановление ФПС после действия сбоев и снижение требований к объему резервного оборудования МСП РВ, приводят к целесообразности и необходимости увеличения числа столбцов и строк матрицы процессорных модулей [4, 5]. Определим условия изменения размерностей логической и физической процессорных сред перед активными временными интервалами применения МСП РВ и пути их использования для обеспечения требуемого уровня отказоустойчивости.

2. Метод решения задачи обеспечения отказоустойчивости матричных спецпроцессоров

Введем понятия деградации и ререградации процессорных сред.

Деградацией логической ПС $G_л^{(i)}[V^л, E^л]$ $\Big|_{t=t_{0i}}$

называется уменьшение ее размерности по координате X (горизонтали) и (или) координате Y (вертикали) с образованием перед очередным активным временным интервалом логической ПС $G_л^{(i+1)}[V^л, E^л] \Big|_{t=t_{H_{i+1}}}$. Здесь i - номер шага деградации, $i = \overline{0, n-1}$.

$$\exists V_{ij}^л \in V^л \ \& \ \exists V_{lk}^л \in V^л : V_{ij}^л \xrightarrow{Z_{лф}} V_{lk}^л \rightarrow V_{mn}^\phi(V_{ij}^л) \leftrightarrow V_{rs}^\phi(V_{lk}^л), \quad (2)$$

где $\xrightarrow{л \ \phi} \leftrightarrow$ - знаки наличия связей между ПМ в ЛПС $G_л[V^л, E^л]$ и ФПС $G_\phi[V_u(t), E_u(t)]$ соответственно.

Реализация отображения $Z_{лф}$ (1) должна осуществляться соответствующей настройкой коммута-

торов K_1-K_4 ПМ V_{mn}, V_{rs} и настройкой резервных ПМ $V_{hq}, V_{hq} \in V_p(t)$, находящихся на пути между $V_{mn}^л$ и $V_{rs}^л$ на реализацию соответствующих функций коммутации $f_i^k, f_i^k \in \{f_i^k\}_{i=1}^4$. При выполнении условий (1)-(2) возможна реализация логической ПС $G_л[V^л, E^л]$ на физической ПС $G_\phi[V_u(t), E_u(t)]$.

В таблице 1 приведены возможные варианты деградации двумерных ПС.

Таблица 1
Варианты деградации двумерных ПС

Координата X	Координата Y	Вариант
Const	Var	1
Var	Const	2
Var	Var	3

Вариант 1 допускает деградацию ПС по координате Y, вариант 2 - по координате X, вариант 3 - по обеим координатам. Например, для блока обработки сигналов радиолокационной станции с цифровым синтезированием апертуры антенны (БОС ЦРСА) вариант деградации 1 применим в случае, если допустимо ухудшение разрешающей способности по азимуту, а вариант деградации 2 - если допустимо последовательное ухудшение разрешающей способности по дальности. Ухудшение разрешающей способности по обеим координатам (азимуту и дальности) описывает вариант деградации 3.

На рисунках 1 - 3 показаны размещения логических ПМ до и после деградации ЛПС по вариантам 1 - 3. При деградации ЛПС имеет место неравенство $|V^л|_{t=t_{0i}} > |V^л|_{t=t_{H_i}}$.

Деградация логической ПС обуславливает уменьшение мощности $|V_u(t_{H_i})|$ множества используемых ПМ в физической ПС числом $\Delta V(i)$ ЛПМ, исключаемых из множества $V^л$

$$\Delta V(j) = \begin{cases} n, & \text{при деградации ЛПС} \\ & \text{по одной координате,} \\ 2(n-1)+1, & \text{при деградации ЛПС} \\ & \text{по координатам X, Y.} \end{cases}$$

Деградация ЛПС обуславливает уменьшение мощности $|V_u(t_{H_i})|$ множества используемых ПМ в ФПС $G_\phi[V_u(t_{H_i}), E_u(t_{H_i})]$ на величину $\Delta V(j)$

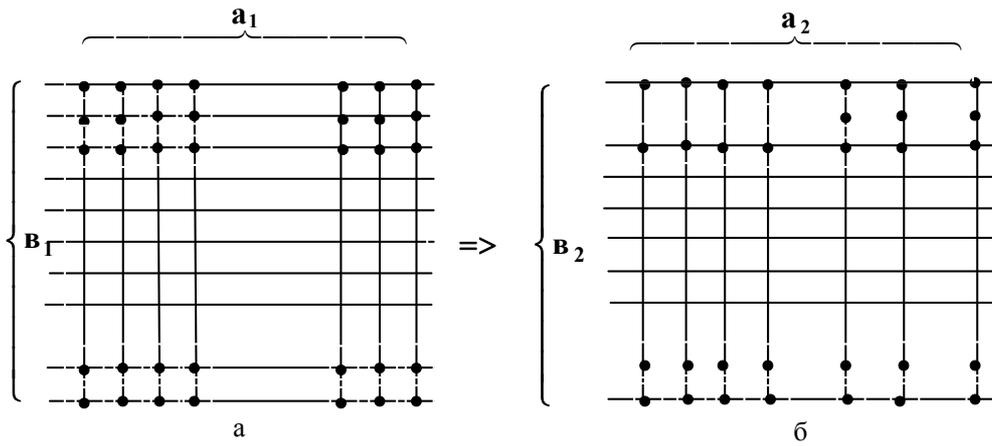


Рис. 1. Деграция ЛПС по координате Y ($b_2 < b_1$)

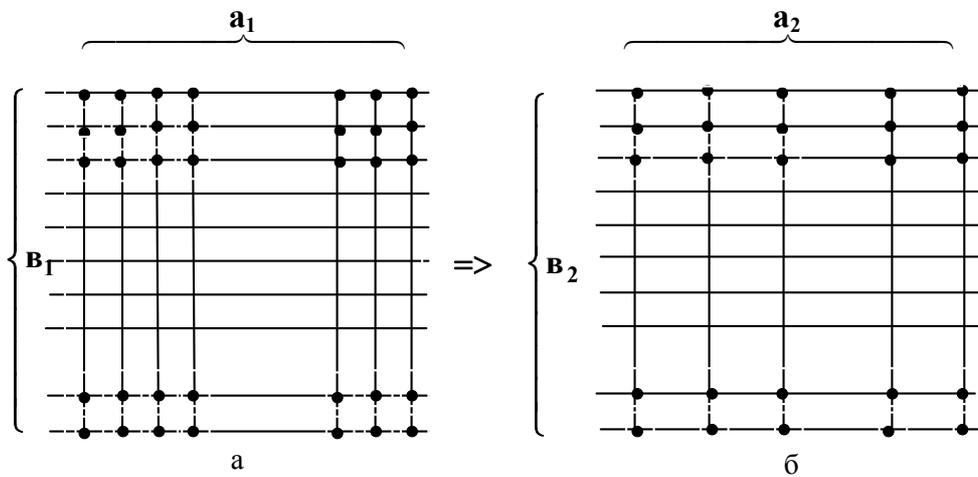


Рис. 2. Деграция ЛПС по координате X ($a_2 < a_1$)

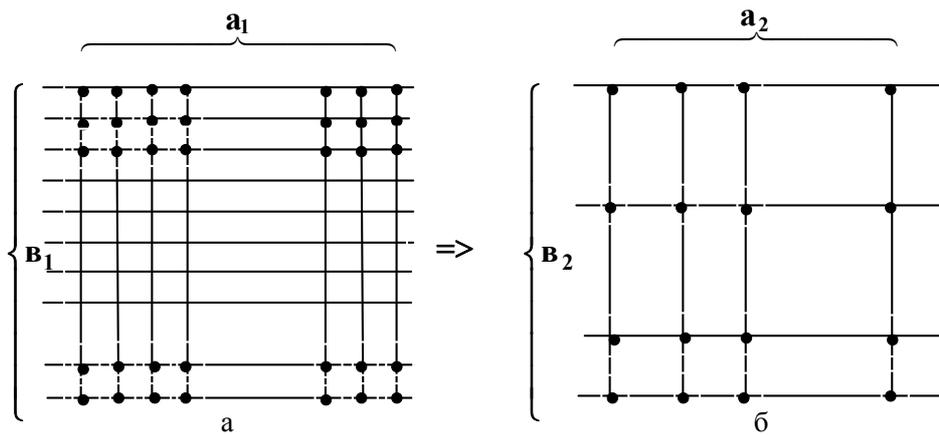


Рис. 3. Деграция ЛПС по координатам X, Y ($a_2 < a_1, b_2 < b_1$)

$$|V_u(t_{H_i})| = |V_u(t_{0_{i-1}})| - \Delta V(j).$$

На рис. 4 приведен алгоритм деграции МСП

РВ.

В процессе функционирования МСП возможно снижение требований к значению $\gamma_{\min}(t_{H_i})$ за счет:

- уменьшения требуемого значения P_T^{TP} вероятности безотказной работы МСП;
- уменьшения интенсивностей λ_0, λ_c потоков отказов и сбоев;
- уменьшения длительности t_a активного интервала (t_{H_i}, t_{0_i}).

Эти обстоятельства позволяют осуществлять деградацию ФПС $G_\phi[V_u(t_{0_i}), E_u(t_{0_i})]$ с целью максимизации значений коэффициента пропускной способности МСП РВ [8], при сохранении требуемого значения вероятности $P_{MСП}(t)$ безотказной работы МСП, $t \in (t_{H_{i+1}}, t_{0_{i+1}})$.

Деградацией физической ПС $G_\phi[V_u(t_{0_i}), E_u(t_{0_i})]$ называется увеличение мощности $|V_u(t_{H_{i+1}})|$ множества рабочих ПМ на $\Delta V(j)$ процессорных модулей с целью реализации логической ПС $G_\pi^{(j-1)}[V^\pi, E^\pi]$

$$Z_R^\phi(j): G_\pi^j[V^\pi, E^\pi] \rightarrow G_\pi^{(j-1)}[V^\pi, E^\pi]. \quad (3)$$

Условия деградации и регенерации матричных спецпроцессоров реального времени перед активными временными интервалами применения по назначению приведены в таблице 2.

Деградация логической процессорной среды обуславливает необходимость деградации логической процессорной среды, что, в конечном счете, ведет к уменьшению глубины обработки информации в МСП [9]. В то же время существует широкий класс МСП КВ, в которых не допускается уменьшение глубины обработки, т.е. деградации ЛПС $G_\pi^j[V^\pi, E^\pi]$ [6, 9].

Волновая организация функционирования ПС позволяет достаточно просто реализовать ЛПС $G_\pi[V^\pi, E^\pi]$ путем циклического использования $G_\phi[V_u(t), E_u(t), |V_u(t)| < |V^\pi|]$, для реализации i -х фрагментов $G_{\pi_i}^j[V^{\pi_i}, E^{\pi_i}]$, $i = \overline{1, I}$

$$\bigcup_{i=\overline{1, I}} G_{\pi_i}^j[V^{\pi_i}, E^{\pi_i}] = G_\pi^j[V^\pi, E^\pi].$$

Размеры фрагментов $G_{\pi_i}[V^{\pi_i}(t), E^{\pi_i}(t)]$ перед активным временным интервалом (t_{H_i}, t_{0_i}) применения МСП должны удовлетворять неравенству $|V^{\pi_i}| \leq |V_u(t_{H_i})|$. Так как $|V^\pi(t_{H_i})| > |V_u(t_{H_i})|$, то средствами $G_\phi[V_u(t), E_u(t)]$ возможна попеременная реализация отдельных фрагментов $G_s^\pi[V_u^\pi(t), E_u^\pi(t)]$. На рисунке 5 приведён пример тривиальной декомпозиции ЛПС 4x4 на фрагменты $G_{\pi_i}[V^{\pi_i}, E^{\pi_i}]$, $i = \overline{1, 4}$, причём $\forall i = \overline{1, 4}: |V_u^\pi(t) = 4$. Набор функций, реализуемых ПМ ФПС $G_\phi[V_u(t_{H_i}), E_u(t_{H_i})]$, приведен в табл. 3

При $X_{np}^* = 0$ осуществлять предварительную реконфигурацию для деградации (регенерации) МСП нецелесообразно и на следующем активном временном интервале ($t_{H_{i+1}}, t_{0_{i+1}}$) МСП будет функционировать с прежним качеством, $K_{S_{II}}(t_{H_i}) = K_{S_{II}}(t_{H_{i+1}})$. Предварительная реконфигурация может быть использована лишь при нарушении условия оптимальности размещения в МСП

Таблица 2

Условия деградации (регенерации) МСП реального времени

X_{np}^*	Деградация МСП		Регенерация МСП	
	$ V^\pi = \text{var}$	$ V^\pi = \text{const},$ $j < j_{\text{доп}}$	$ V^\pi = \text{var}$	$ V^\pi = \text{const},$ $j < j_{\text{доп}}$
0	$\gamma(t_{H_i}) > \gamma_{\min}(t_{H_i}),$ $y^* - x^* < \Delta V(k)^*$	$j+1 > j_{\text{доп}}$	$\gamma(t_{H_i}) > \gamma_{\min}(t_{H_i}),$ $y^* - x^* < \Delta V(k-1)$	$\frac{ V^\pi }{j-1} < V_u(t_{0_i}) +$ $+ \Delta V(k-1)$
1	$\gamma(t_{H_i}) > \gamma_{\min}(t_{H_i})$	$j+1 \leq j_{\text{доп}}$	$\gamma(t_{H_i}) > \gamma_{\min}(t_{H_i})$ $y^* - x^* > \Delta V(k-1)$	$\frac{ V^\pi }{j-1} > V_u(t_{0_i}) +$ $+ \Delta V(k-1)$

$y^* = |V_p(t_{H_i})|$; $x^* = \ell_{oc}(t_a)$; k – номер текущего шага деградации ФПС.

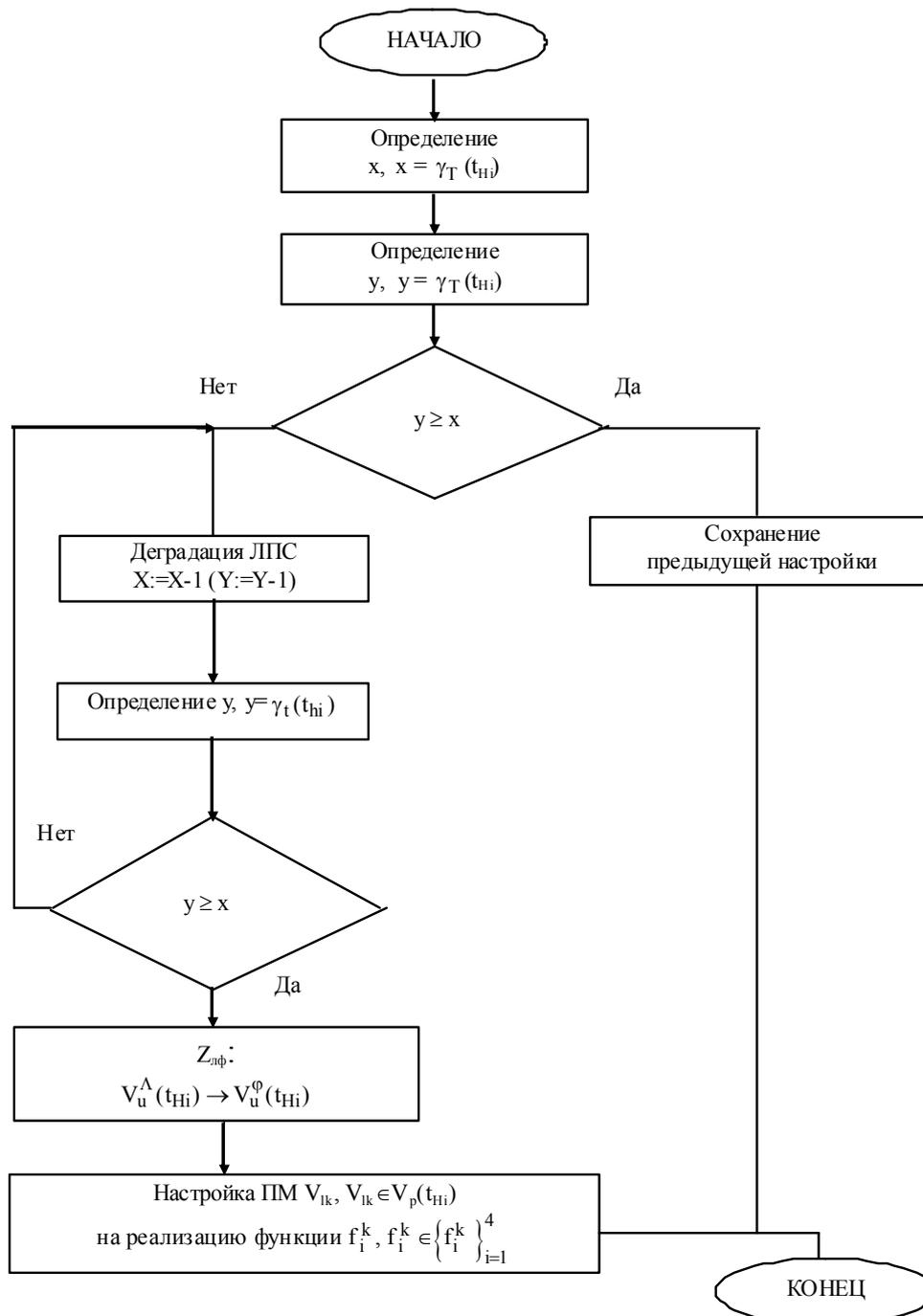


Рис. 4. Граф-схема алгоритма деградации физической ПС (МСП)

резервных ПМ. При $X_{пр}^* = 1$ должна осуществляться предварительная реконфигурация МСП (деградация или редуцирование МСП) с целью оптимизации функционирования систем управления и обработки сигналов (изображений).

Заключение

Обеспечение требуемого уровня отказоустойчивости МСП РВ на очередном активном временном интервале должно достигаться путем максимального согласования логической ПС с возможно-

стями физической ПС, априорных оценок интенсивностей потоков отказов и сбоев. Поэтому актуален поиск методов деградации и редуцирования логических процессорных сред и их изоморфного отображения на физические процессорные среды с требуемым объемом резервного оборудования.

Предложенные алгоритмы деградации (редуцирования) логических ПС позволяют совершенствовать методику синтеза отказоустойчивых МСП РВ и обеспечивать их высокую эффективность функционирования на активных временных интервалах применения.

Литература

1. Сверхбольшие интегральные схемы и современная обработка сигналов [Текст] : пер. с англ. / под ред. С. Гуна и др. – М. : Радио и связь, 1989. – 472 с.

2. Кун, С. Матричные процессоры на СБИС [Текст] : пер. с англ. / С. Ю. Кун ; ред. Ю. Г. Дадаев. – М. : Мир, 1991. – 672 с.

3. Благодарный, Н. П. Модель запаса ререконфигурируемости матричных спецпроцессоров реального времени в условиях кластеризации отказов [Текст] / Н. П. Благодарный // Системы обработки информации. – 2000. – Вып. 4(10). – С. 104-106.

4. Благодарный, Н. П. Решение задачи использования резервных процессорных модулей отказоустойчивых матричных спецпроцессоров [Текст] / Н. П. Благодарный // Радиоелектронні і комп'ютерні системи. – 2009. – № 6 (28). – С. 80-83.

5. Харченко, В. С. О реконфигурируемости цифровых систем [Текст] / В. С. Харченко, Н. П. Благодарный // Электронное моделирование.

– 1998. – № 6. – С. 81-93.

6. Благодарный, Н. П. Модели эффективности использования однородных процессорных сред [Текст] / Н. П. Благодарный // Радиоелектронні і комп'ютерні системи. – 2010. – № 6 (47). – С. 229-235.

7. Оценки числа отказов и сбоев процессорных модулей матричных спецпроцессоров на активных интервалах применения [Текст] / Н. П. Благодарный, М. Ф. Сидоренко, Б. В. Остроумов, Д. С. Троненко // Радиоелектронні і комп'ютерні системи. – 2009. – № 7 (29). – С. 78-80.

8. A Reconfigurability of Fault-Tolerant Systems: the Measures, Algorithms and Modeling Technique [Text] / V. S. Kharchenko, V. V. Gostishchev, N. P. Blagodarny, V. A. Melnikov // Успехи современной радиоэлектроники. – 2002. – № 5. – С. 62-72.

9. Благодарный, Н. П. Назначение рабочих модулей матричных спецпроцессоров реального времени [Текст] / Н. П. Благодарный, Ю. М. Зигангирова // Системы обробки інформації. – 2002. – Вып. 5(21). – С. 298-300.

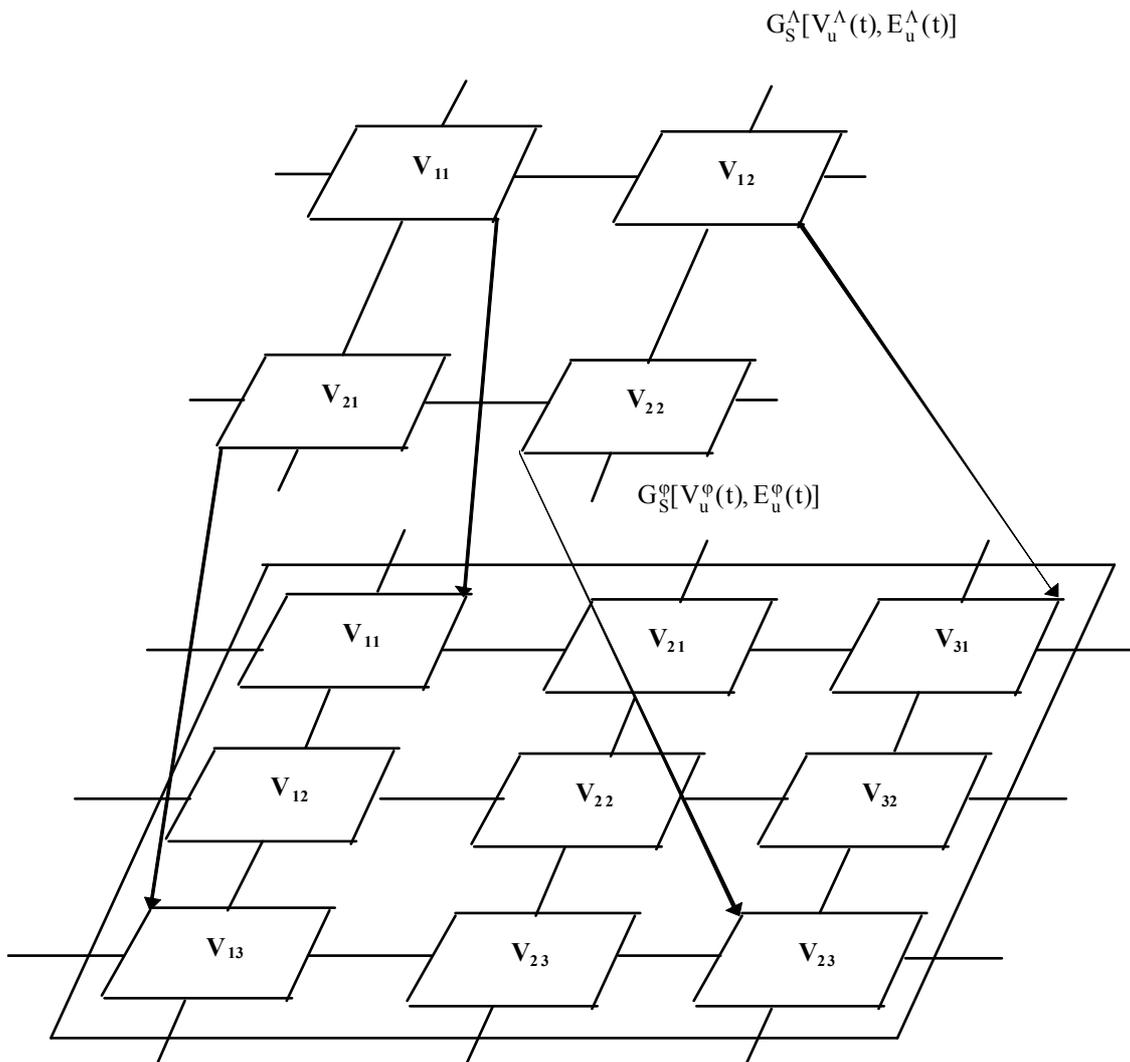


Рис. 5. Пример отображения $G_S^\Delta[V_u^\Delta(t), E_u^\Delta(t)]$ на $G_S^\phi[V_u^\phi(t), E_u^\phi(t)]$

Таблица 3

Набор функций, реализуемых ПМ ФПС $G_{\Phi} [V_u(t_{H_i}), E_u(t_{H_i})]$

Столбец V_{1i}	Реализуемая функция	Столбец V_{2i}	Реализуемая функция	Столбец V_{3i}	Реализуемая функция
V_{11}	f_1^0, f_2^0	V_{21}	f_1^k, f_2^k	V_{31}	f_1^0, f_2^0
V_{12}	f_1^k, f_2^k	V_{22}	f_1^k, f_2^k	V_{32}	f_1^k, f_2^k
V_{13}	f_1^0, f_2^0	V_{23}	f_1^k, f_2^k	V_{33}	f_1^0, f_2^0

Поступила в редакцию 7.02.2014, рассмотрена на редколлегии 12.02.2014

Рецензент: д-р техн. наук, проф., зав. каф. компьютерных систем и сетей В. С. Харченко, Национальный аэрокосмический университет им. Н. Е. Жуковского «ХАИ», Харьков.

МОДЕЛІ ДЕГРАДАЦІЇ ТА РЕДЕГРАДАЦІЇ МАТРИЧНИХ СПЕЦПРОЦЕСОРІВ РЕАЛЬНОГО ЧАСУ

М. П. Благодарний

Пропонується рішення задачі забезпечення відмовостійкості матричних спецпроцесорів реального часу з циклічними режимами функціонування в умовах накопичення відмов, зміни інтенсивності потоку відмов процесорних модулів і зміни вимог до рівня відмовостійкості. Визначаються поняття деградації та редеградації матричних спецпроцесорів. Розробляється алгоритм призначення деградації (редеградації) матричних процесорів і визначення необхідного числа її кроків. Обґрунтовано доцільність циклічного використання фізичних процесорних середовищ фіксованої розмірності для реалізації логічних процесорних середовищ більшої розмірності з метою розв'язання завдань забезпечення відмовостійкості матричних спецпроцесорів.

Ключові слова: відмова, збій, процесорний модуль, деградація, редеградація.

MODELS OF DEGRADATION AND REDEGRADATION OF REAL TIME MATRIX SPECIAL PROCESSORS

N. P. Blagodarnyy

The paper offers solution to the problem of resiliency provision for real time matrix special processors with cyclic modes of operation in case of failure accumulation, changes of intensity of processor modules failure flow and changes of requirement for the level of fault tolerance. The notions of degradation and redegradation of matrix special processors are defined. An algorithm of assignment of degradation (redegradation) of matrix special processors and determination of the required number of its steps are developed. Expediency cyclic use of physical processor environments fixed dimension for implementing logical processor environments greater dimension to meet the challenges of matrix resiliency special processors.

Keywords: failure, malfunction, processor module, degradation, redegradation.

Благодарный Николай Петрович – канд. техн. наук, доцент, доцент кафедры электротехники и мехатроники, Национальный аэрокосмический университет им. Н. Е. Жуковского «ХАИ», Харьков, Украина, e-mail: blag53@mail.ru.